

Lebenslauf Dr.- Ing. Thomas Langer



E-Mail: Thomas.Langer@destengs.com

Mobil: +49 177 518 29 39

Freelance.de: www.freelance.de/Freelancer/301931-Consultant

LinkedIn: www.linkedin.com/in/thomas-langer-b9742a2

Xing: www.xing.com/profile/Thomas_Langer28

Website: www.DesTEngS.de

Büroadresse: Biberger Straße 91, 82008 Unterhaching, Germany

Zusammenfassung

- Consultant mit hoher Fachkompetenz und 30 Jahren Ingenieur Erfahrung aus den Bereichen Industrie-Elektronik, Automotive, Halbleiter, Mobilkommunikation, Wireless, Unterhaltungselektronik, Faseroptik und Forschung
- Gründung des Ingenieurbüros DesTEngS Dr.-Ing. Thomas Langer in 2011
- Fachkenntnisse in Requirements Engineering, Software Design, Hardware Design, System Integration, Test und Test Automatisierung
- War erfolgreich tätig in international vertretenen Großkonzernen, Startups und Forschungsinstituten
- Hervorragende Kommunikations- und Präsentationsfähigkeiten
- Flexibler Arbeitsstil; war Technischer Leiter, Gruppenleiter, Team Mitglied und autonomer Experte

Berufstätigkeit

- Seit Juli 2011** **Inhaber von DesTEngS Dr.-Ing. Thomas Langer**, nahe München:
- Design und Test Ingenieurdienstleistungen für die Elektronik Industrie
 - Requirements Engineering und Erstellung von Spezifikationen
 - Software Design
 - Hardware Verifikation: Daten-Netzwerke, High-Speed Digital, Signalintegrität, Hochfrequenz-technik, Elektromagnetische Verträglichkeit und Elektromagnetische Feldsimulationen
 - System Integration
 - Test und Test Automatisierung von Software, Hardware und Subsystemen
- Nov. 2020 bis Mai 2024, seit Aug. 2024** **Consultant bei ASMPT**, System Integration Abteilung R&D 38, München:
- Validierung von Ethernet Protokollen und Middlewares für ASMPTs neuen Gigabit Ethernet Feldbus: Bereitstellung der Entscheidungsgrundlage für die Auswahl der besten Lösung
 - UDP, TCP inclusive Slow Start und Nagle-Algorithmus, IEEE 1722 (AVTP frames), Precision Time Protocol (PTP, gPTP), DoIP
 - Scalable service-Oriented MiddlewarE over IP (SOME/IP), Object Management Group (OMG) Data Distribution Service (DDS)
 - Erstellung von Testumgebungen und Werkzeugen für Tests und Test-Automatisierung
 - Entwicklung von Testprozeduren und Key Performance Indicators (KPIs) zur Bestimmung von ASMPTs Gigabit Ethernet und CAN-Bus Netzwerkverkehr in Bestückungsmaschinen
 - Erstellung von Man-in-the-Middle Instrumenten für Tests mit Fehler-Einstreuung
 - Konfiguration der Embedded Linux Remote Control Units
 - Mitarbeit bei der Entwicklung einer ASMPT-eigenen Feldbus Domain-Specific Language (DSL)
 - Entwicklung von C++, Python und CAPL Programmen
 - Um die Weiterverwendung existierender CAN-Bus Analysewerkzeuge mit ASMPTs Gigabit Ethernet Feldbus zu ermöglichen
 - Zur Erzeugung and Analyse von Ethernet Testnachrichten: Raw Ethernet Frames im OSI Layer 2, UDP, TCP, SOME/IP und ASMPT-spezifisches Format
 - Zur Bestimmung von Ethernet Datenraten, Frame Übertragungsverzögerungen und Reserven
 - Zur Automatisierung der Erstellung von AUTOSAR XML (ARXML) Modellbeschreibungs-Dateien aus ASMPTs Gigabit Ethernet Feldbus DSL-Dateien; die ARXML-Dateien werden in Vector CANalyzer zur Dekodierung von ASMPT-spezifischen Ethernet-Nachrichten verwendet
 - Zur Konvertierung von Wireshark Trace-Dateien in ein mit Vector CANalyzer nutzbares Format mit Python PyShark
 - Zur Test-Automatisierung mit Python PyAutoGUI

- Evaluierung von Vector Informatik Ethernet Analysegeräten
 - Ethernet-Interface Hardware VN5640 und VN5650, CANalyzer Software mit TCP/IP API, CAPL Programmen und AUTOSAR ARXML
 - Optimierung des Aufbaus für Datenaufzeichnung bis zur vollen Gigabit Ethernet Datenrate
 - Entdeckung sporadischer Zeitabweichungen der Ethernet-Interface Hardware, Idee und Aufbau einer hochpräzisen Zeit-Referenz mit einem preiswerten GPS-Modul, Feststellung einer signifikanten Spec-Verletzung der Vector Hardware Zeitbasis
- Evaluierung GL Communications PacketExpert Gigabit Ethernet Tester

Aug. 2018 bis Juli 2020 **Consultant bei Magna Electronics Europe**, München:

- Elektromagnetische Feldsimulationen mit CST für den GMSL Pfad eines Kameramoduls um die Signalintegrität zu verifizieren
- LIDAR Compute Module
 - Bring-Up Unterstützung, Labortests, Fehleranalyse und Board Reparaturen
 - Unterstützung der Design Validierung mit Schwerpunkt EMV Tests
 - Bestimmung aller Hardware Datenquellen für eine Überwachung mit SoC Embedded Linux
 - Erstellung von Requirements für eine Diagnose Test Software

Mai 2019

- Function Owner xDiagnostics
 - Konzepterstellung der erweiterten Diagnose Test Software “xDiagnostics” für das LIDAR System mit XCP on Ethernet zur Überwachung und Steuerung von bis zu 82 internen Signalen (Zustände, Zähler und Bitfehler von Highspeed Links, Spannungen, Temperaturen und mehr)
 - Verwaltung von PTC Integrity Features, Requirements, Tasks, Reviews and Defects
 - Überwachung der xDiagnostics Implementierung in der AUTOSAR LIDAR Compute Module SW und in der Vector CANoe-basierten Tester SW, CANoe GUI Design, CAPL Code Erstellung
 - xDiagnostics ermöglichte eine Design-Validierung in einem frühen Entwicklungsstadium

Nov. 2014 bis Juli 2018 **Consultant bei Infineon**, Abteilung DES TCP PCB, Großraum München:

- Signal Integrity und Power Integrity Simulationen von IC Packages und PCBs
 - Line Impedance und Attenuation, Crosstalk, Eye Diagram und Skew
 - Analysen für diverse Schnittstellen inklusive LVDS, DDR3, Ethernet Interfaces, Flash Speicher Kommunikation, EBU und CAN-Bus
 - Entdeckung eines HF-Design Fehlers bei einem Evaluierungsboard, Erarbeitung eines verbesserten Designs zur Korrektur: Verhinderte eine Verzögerung der IC-Evaluierung und vermied die Kosten eines Evaluierungsboard Redesigns
 - Entwicklung eines speziellen, aber leicht zu implementierenden PCB Clock Distribution Netzwerks für ein IC mit extrem steilen Clock Flanken: Ermöglichte den Betrieb des ICs trotz des falsch ausgelegten Clock Drivers
 - Systemstudien von ADAS LVDS Übertragungsstrecken
- Simulationen und Optimierungen der Chip – PCB Übergänge von 77 GHz ADAS Radar MMICs
- EM Feldsimulationen zur Modell Extraktion von IC Packages und PCBs
- Erstellung von Matlab, Python und IronPython Programmen

Apr. 2015 bis Aug. 2015 **Consultant bei Kathrein.net.tech**, Ubidyne Nachfolger, Ulm:

- Inbetriebnahme, Evaluierung und Optimierung von Transceiver Modulen
- Automatisierung von HF-Tests mit Matlab und Ruby

Sep. 2011 bis Juli 2014 **Consultant bei Alcatel-Lucent**, Abteilung MS/E, Stuttgart:

- Projekt Light Radio AAA: Aktives Antennen Array für 2.5 GHz LTE
 - RX Pfad (LNAs, Filtern, Demodulator, Digitalem Dämpfungsglied und ADC): Messungen von Anpassung, Verstärkung, Rauschzahl, P1dB, IP3, Mischdämpfung, IQ Demodulations-Qualität, Übersprechen, Blocking, ADC Störsignalen und SFDR sowie Temperaturtests; Überarbeitung des HF Frontend Empfängers: 28% Flächenreduktion, bessere Performance
 - Matlab Programmierung zur Steuerung von DUT / Messgeräten, Test Automatisierung, System Evaluierungen inklusive eines umfangreichen Realtime Spektrum Analysator Programms, automatisierte Blocking Tests

- Entdeckung einer sporadisch auftretenden Transceiver HF Instabilität, Idee der Nutzung des DUT als HF-Netzwerkanalysator zur Ermittlung der Ursache, Erstellung des dazu nötigen Matlab Programms und Durchführung von Tests, schnelle Identifizierung der problematischen Komponente: Vermied zeitintensive, aufwändige Fehlersuche beim Transceiver in seinem normalen Betriebsmodus
- Erstellung einer Kalibrationsumgebung für automatisierte Tests der HF Frontend Empfänger
- Aug. 2012** • Projekt Metro WiFi Access Point: IEEE 802.11 a/b/g/n Modul
 - Aufbau von SISO und MIMO Evaluierungs-Messplätzen
 - Empfangszweig: Optimierung von AGC und Blocking-Eigenschaften, Messungen von Übertragungsrate, PSR (Packet Success Rate), Empfindlichkeit, RSSI (Receive Signal Strength Indicator), Dynamikbereich und Kanalunterdrückung. Sendezweig: Messung der TX EVM
 - Berechnung von Systemreserven für LTE TX / WiFi RX Collocation
 - Verifikation des Listen-Before-Talk Kanalzugriffsmechanismus nach ETSI Adaptivity Spezifikationen und Unterstützung der ETSI Zertifizierung
 - Erstellung von Test Routinen mit Matlab und embedded Linux Programmierung des WiFi SoC, Aufbau einer Messumgebung für automatisierte Tests
- Evaluierungen von Agilent MXA / MXG und LitePoint Messgeräten
- Agile Design mit Scrum
- Juli 2011** **Gründung von DesTEngS Dr.-Ing. Thomas Langer**, nahe Ulm
- Juli 2006 bis Juni 2011** **Head of RF Integration bei Ubidyne**, (Startup, ca. 60 Mitarbeiter, aktive Antennen für Mobilfunk Basisstationen), Abteilung Engineering, Ulm:
 - Aufbau und Leitung einer Gruppe mit bis zu 10 Mitarbeitern
 - Erstellung des Entwicklungsprozesses (CAD Software, Bauelementebibliotheken, Messgeräte, Aufbau des Labors, Subversion Repository, Maßnahmen zur Qualitätssicherung)
 - Projektmanagement mit Focus auf Erreichung der äußerst anspruchsvollen Zielvorgaben
 - Erstellung / Prüfung von Spezifikationen für 3GPP UMTS und LTE Systeme, Module und HF Filter, Modul Architektur Entwicklungen in Zusammenarbeit mit System Engineering & ASIC Designern
 - Verantwortlich für ca. 240 Aufbauten von DC bis 3,6 Gb/s: Entwurf, Aufbau, Inbetriebnahme, Evaluierung und Optimierung, Mithilfe bei Systemintegration
 - Evaluation Boards für Ubidyne GaAs, SiGe und CMOS ASICs
 - Multistandard Transceiver Module für aktive Antennen bei 900 MHz und 2,1 GHz: Pro Board bis zu 1400 Bauelemente, 3 verschiedene Ubidyne ASICs, mehrere Clock Domains, System-schnittstellen bis 2,5 Gb/s, 37 dBm HF-Leistungsverstärker, μ Cs mit SPI und I2C Interfaces
 - Simulation von kritischen HF Strukturen mit dem 3D Feldsimulator HFSS
 - Berechnungen thermischer Eigenschaften, thermische Struktursimulationen von GaAs PA ICs
 - Technologieauswahl, Aufbau und Evaluierung von HF-Filtern: Microstrip und Suspended Stripline Filter mit keramischen Resonatoren, Keramische Filter, Cavity Filter, Helical Filter, SAW, FBAR
 - Auswahl von Aufbautechnologien: Keramiksubstrate, PCBs mit HF-Material, HDI PCBs
 - Kooperationen und Zusammenarbeit mit externen Partnern:
 - Evaluierung von EMS Unternehmen, Zusammenarbeit mit Xenterio: Design for Test, Design for Manufacturability, Bauelemente Beschaffung, PCB Bestückung, Fertigungs- und Zuverlässigkeitstests, Baugruppen Inbetriebnahme, Fehleranalyse und Fertigungseinführung
 - Evaluierung von Leiterplattenherstellern, Zusammenarbeit mit fünf Unternehmen
 - Toshiba: CMOS Chip Reviews und Optimierung der IC-Gehäuse
 - Ferdinand-Braun-Institut: GaAs Flip-Chip Montage auf Keramiksubstraten
 - Gemeinsame Entwicklungen mit Antennenherstellern Kathrein, Andrew und Huber & Suhner
- Okt. 2009** Principal Member of Technical Staff

- Jan. 2003 bis Juni 2006** **Entwicklungsingenieur bei Toshiba Electronics Europe**, European LSI Development and Engineering Centre, Technology Development Group, Düsseldorf:
- Evaluierung und Auswahl von HF Entwicklungssoftware
 - Berater bei HF- und Signal-Integrity Fragen für verschiedene Abteilungen
 - Identifizierung der Ursache für zu hohe Störabstrahlung eines Automotive ICs
 - Mitglied der Knowledge Management Expert Gruppe zur Sicherstellung der Entwicklungsqualität
 - Entwicklungen von HF-Strukturen für CMOS-ICs, IC-Gehäuse und Leiterplatten
 - Taktverteilung für ein 3,1 Gb/s Transceiver IC: Entwurf von HF-Leitungen und Optimierung des CMOS Quadratur-Taktgenerators
 - Testchip zur HF-Charakterisierung von CMOS Strukturen: Entwurf, De-Embedding SW Erstellung in C++, S Parameter Messungen am Ferdinand-Braun-Institut in Berlin, Auswertung und Anpassung der Leitungsmodelle
 - Entwicklung breitbandiger PCB auf SMA Übergänge bis 18 GHz für FR-4 Evaluation Boards: Optimierung der Strukturen mittels 3D-Feldsimulationen, S Parameter Messungen an der Ruhr-Universität Bochum
 - Mitarbeit in den Normierungsgremien OIF und MIPI
 - Toshiba Transceiver IC für OIF CEI konforme Backplane Übertragungsstrecken bis 11 Gb/s: Systemsimulationen, Erstellung der Spezifikation, Entwicklung des PFBGA-Gehäuses und des Evaluation Boards, Begleitung bei Charakterisierung und OIF Interoperabilitäts-Test
 - Mitgestaltung der MIPI Spezifikation D-PHY (Serielle Datenübertragung bis 1 Gb/s pro Lane in Mobiltelefonen): Kanal- und Systemsimulationen, Erstellung von Kanal-Modellen, System-Budgets und S-Parameter Masken, Entwicklung von PBGA IC-Gehäuse und Evaluation Board für einen Toshiba MIPI Testchip
- April 2004** • Senior Engineer
- Okt. 2004** • Verantwortlich für alle detaillierten elektrischen IC-Gehäuse Analysen bis zu 11 Gb/s / 1444 Balls
- Dez. 2000 bis Dez. 2002** **Entwicklungsingenieur bei Multilink Technology**, (Startup, weltweit ca. 360 Mitarbeiter, ICs und Module für faseroptische Übertragungssysteme), Abteilung Advanced Products Group, Berlin:
- Mitwirkung beim Aufbau des Berliner Büros, organisatorische Aufgaben
 - Entzerrer-ICs für Backplane-Systeme bis 12,5 Gb/s:
 - Berechnung von Mixed-Mode S-Parametern und Cross Talk für Backplane Systeme
 - Entwurf von adaptiven Entzerrern auf Systemebene (Feedforward Equalization und Decision Feedback Equalization) basierend auf dem LMS Algorithmus
 - 10 Gb/s und 40 Gb/s Faseroptische Systeme für Metro und Long Haul:
 - Betreuung von Kooperationen mit Prof. Petermann (Technische Universität Berlin) und Prof. Rosenkranz (Universität Kiel)
 - Simulationen von Systemen zur Bestimmung der Anforderungen für elektrische Entzerrer-ICs
 - Optimierung von duobinären Übertragungssystemen
 - 3,1 Gb/s 8:32 CMOS Demultiplexer-IC:
 - Auswahl und Entwurf eines BGA Gehäuses mit 384 Balls
 - Entwicklung der Teststrategie
 - Entwurf von Leiterplatten für Test und Qualifikation
 - HF-Leitungen für Mixed Signal CMOS-ICs:
 - Simulation, Optimierung und Modellierung von HF-Leitungen, Erstellung von Ersatzschaltbildern mit konzentrierten Elementen für Cadence Spectre
 - Entwurf und messtechnische Auswertung eines Testchips
- Nov. 1998 bis Nov. 2000** **Entwicklungsingenieur bei Siemens**, Bereich Information and Communication Networks, zentrale Entwicklungsabteilung M TM 12, München:
- Entwicklung von HF Modulen für Mobilfunk und Daten-Transport:
 - Verantwortlich für ein 1,8 GHz RX Frontend Modul für GSM Mobilfunk-Basisstationen: Projektkoordination, Definition der Architektur, Systemsimulation, Schaltungsentwurf, Layout, Evaluierung von Labormustern und Prototypen, Fertigungseinführung
 - Qualifizierung und Fertigungseinführung eines 10 GHz VCOs
 - Layout & Aufbautechnik von 40 Gb/s High Speed Digital Modulen für Faseroptische Systeme

- Okt. 1994 bis Okt. 1998** **Wissenschaftlicher Mitarbeiter am Ferdinand-Braun-Institut für Höchstfrequenztechnik**, Berlin:
- Erzeugung elektrischer Transienten im Picosekundenbereich mit einer nichtlinearen Diodenleitung (Promotionsthema):
 - Erstellung eines präzisen Schottky-Dioden Modells mit hyperabruptem Dotierungsprofil und Implementierung mit der Keysight ADS Programmiersprache AEL
 - Programmierung von objektorientierter C++ Software zum De-Embedding von S-Parametern gemessen mit TRL Kalibrations-Standard und einer weiteren, bekannten Impedanz
 - Modellierung, Simulation, Layout und Messung von GaAs MMICs
 - Entwicklung von MMIC Sampling Schaltungen: Transienten bis 7 ps, Harmonische bis 140 GHz
 - Submillimeterwellen-Leitungen: Elektromagnetische Feldsimulationen koplanarer Leitungsstrukturen bis 1 THz
 - Faseroptischer Feldsensor: Entwicklung eines breitbandigen Low-Power Transimpedanz-verstärker GaAs-MMICs für 100 MHz - 6 GHz
- Sep. 1992 bis Aug. 1993** **Studentische Hilfskraft am Ferdinand-Braun-Institut für Höchstfrequenztechnik**, Berlin:
- Modellierung passiver Elemente, Dioden und Transistoren auf GaAs Wafern
 - Erstellung von Pascal Programmen für S-Parameter Umrechnungen und Dioden Modellextraktion
- Jan. 1990 bis März 1992** **Studentische Hilfskraft am Hahn-Meitner-Institut**, Berlin:
- Entwurf und Aufbau von ultra-breitbandigen Verstärkern 10 KHz – 16 GHz inklusive Entwicklung und Implementierung eines neuen Verfahrens zur Temperaturkompensation

Ausbildung

- März 2001** **Promotion** "Computergestützter Entwurf nichtlinearer Transmissionsleitungen zur Erzeugung elektrischer Transienten im Picosekundenbereich",
https://depositonce.tu-berlin.de/bitstream/11303/599/1/Dokument_9.pdf
- Okt. 1994** **Dipl.-Ing. Elektrotechnik an der Technischen Universität Berlin**, Vertiefungsfach Hochfrequenztechnik, Diplomarbeit Extraktion von MESFET Ersatzschaltbildern (Bestimmung von Ersatzschaltbild-Elementwerten aus speziellen S-Parameter Messungen, C++ Software Design mit GUI Programmierung für graphische Bereichsauswahl und Ergebnisdarstellung)
- Juni 1986** **Abitur** am Oberstufenzentrum Elektrotechnik in Berlin

Trainings

- Sept. 2023** Neuester von mehreren Erste-Hilfe-Kursen
- Dez. 2016** Ansys SIwave Training
- Juni 2016** Keysight High Speed Digital class using ADS
- Juli 2011** Marketing Training
- Feb. 2011** Pulsonix Training
- Feb. 2011** HFSS Training
- Jan. 2008** Gustav Käser, "Management"
- Juni 2007** Die Akademie, "Führung und Organisation 1"
- Dez. 2006** Microsoft Project Schulung
- Apr. 2006** Die Akademie, "Gedächtnis- und Konzentrationstraining"
- Apr. 2001** Aplac basic course
- Mai 2000** Seminar "Persönlichkeitsentwicklung im Team"
- Nov. 1999** Seminar "ADS - RF & Microwave Circuit Designer Class"
- Feb. 1999** Seminar „Betriebswirtschaft für Ingenieure – Basis“
- 1998, 1999** Verschiedene Mobilfunk-Kurse über GSM, CDMA and UMTS Systeme

Kenntnisse

Software Design

- Objekt-orientierte Programmierung, ereignis-orientierte Programmierung, prozedurale Programmierung
- **Python** mit diversen Modulen (z.B. NumPy, Pandas und Matplotlib für Datenanalyse, PyShark zur Prozessierung von Ethernet Trace-Dateien, PyAutoGui zur Automatisierung, Tkinter für GUI-Programmierung), IronPython
- **C++**, **C**, **CAPL**
- **Matlab**
- JavaScript
- Ruby
- Ada inklusive GUI-Programmierung mit GtkAda
- HTML, PHP, XML, JSON
- AEL, Assembler, AutoHotKey, Basic, Pascal

IT

- MS Windows, Unix inkl. Linux, Cluster mit LSF Anwender Kenntnissen
- MS Office / LibreOffice, MS Project, Visio, Inkscape, Gimp, Latex
- MS Azure DevOps Server / Team Foundation Server, MS Visual Studio, PTC Integrity, Aras Innovator, Subversion Server, Tortoise Subversion Client, Git, ClearCase
- Jenkins, Bugzilla, Redmine, SpiraTeam
- Virtuelle Maschinen Erstellung und Anwendung basierend auf VMware Workstation und Linux KVM/Qemu, Docker Container
- Dedicated hosted Linux Server (Apache Web Server, Mysql / MariaDB Datenbanken, E-mail Server, Apache Subversion Server, Parallels Plesk, Webmin / Virtualmin)
- NextCloud, n8n, Paperless-NG
- Embedded Linux

Engineering Software

- Vector CANalyzer, CANape, CANoe
- Ansys Electronics Desktop, HFSS, Q3D, SIwave
- Keysight ADS inkl. Ptolomy, Momentum, SIPro/PIPro und AEL Programmierung
- CST, HSpice, APlac
- MatLab, MathCAD, Mathematica
- Altium, AutoCAD, Cadence (Allegro, SIP, Analog Artist, Spectre, SpectreRF, Virtuoso), Enterprise Architect, Mentor PADS, Pentalogix CAMmaster, Pulsonix

Messtechnik

- Daten-Netzwerk Performance mit Wireshark, iperf3, Vector Informatik Ethernet und CAN-Bus Testgeräten, GL Communications PacketExpert Gigabit Ethernet Tester
- S-Parameter mit Netzwerkanalysatoren bis 110 GHz, On-Wafer und Koaxial, Kalibration, De-Embedding und Mixed-Mode S Parameter
- Zeitbereichsmessungen mit Samplingoszilloskopen bis 50 GHz, integrierten Samplingschaltungen bis 140 GHz und Real Time Oszilloskopen bis 13 GHz
- Amplituden- und Phasenrauschen
- HF-Leistungsmessgerät, Spektrumanalysator, Signalanalysator, Agilent VSA SW
- Bit Error Rate Test, Packet Success Rate
- WCDMA, LTE und WiFi Signalerzeugung und Signalanalyse

Fremdsprachen

- Deutsch: Muttersprache
- Englisch: Fließend in Wort und Schrift

Veröffentlichungen

- Dissertation, fünf Veröffentlichungen, ein Patent, eine Erfindungsmeldung